

## 中華民國專利公報資料庫 - 專利公報全文 (3/3)

### 本資料僅供參考，所有資訊以經濟部智慧財產局專利公報為準。###

(C) COPYRIGHT 2004 APIPA

專利公告號: 437078

專利公告日期: 20010528

專利申請案號: 88102327

專利申請日期: 19990212

公告卷數: 028 公告期數: 015

專利權類別: 發明

專利權證書號: 000000

專利名稱: 複合構件，其分開方法，及予以利用之半導體基底之準備方法

國際專利分類: H01L27/12, H01L21/20

優先權日期 (國家) 案號: 19980218 日本 (035820)

發明人名稱 (地址): 近江和明 (日本)

發明人名稱 (地址): 口清文 (日本)

發明人名稱 (地址): 柳田一隆 (日本)

申請人名稱 (地址): 佳能股份有限公司 (日本)

專利代理人: 林志剛

申請專利範圍:

第 437078 號  
初審引証附件

1. 一種複合構件之分開方法，包含：在一分開區域分開該複合構件為複數構件，該分開區域之機械強度係非均勻的，且該分開區域之週邊部分之機械強度係局部性地低。
2. 如申請專利範圍第1項之分開方法，其中該分開區域之機械強度比該複合構件之接合界面之機械強度低。
3. 如申請專利範圍第1項之分開方法，其中該分開區域係由陽極電鍍所形成之多孔層。
4. 如申請專利範圍第1項之分開方法，其中該複合構件實質地具有碟片形狀，以及該分開區域之機械強度在該複合構件之中心部分高，在周邊部分低而沿著周圍的方向則實質地均勻。
5. 如申請專利範圍第1項之分開方法，其中該分開區域之機械強度係藉形成層之儲部分彼此在孔隙率之中相異而製成非均勻。
6. 如申請專利範圍第1項之分開方法，其中該分開區域之孔隙率係設定為，在週邊部分比在中心部分高。
7. 如申請專利範圍第1項之分開方法，其中該機械強度係藉在該分開區域中形成厚度彼此相異之儲部分而製成非均勻。
8. 如申請專利範圍第5項之分開方法，其中該多孔層係形成為，在週邊部分比在中心部分厚。
9. 如申請專利範圍第1項之分開方法，其中該分開區域包含在機械強度中相異之複數層。
10. 如申請專利範圍第1項之分開方法，其中該分開區域包含一孔隙率高之層及一孔隙率低之層。
11. 如申請專利範圍第10項之分開方法，其中孔隙率高之該層之孔隙率為，在週邊部分比在中心部分高。
12. 如申請專利範圍第10項之分開方法，其中孔隙率低之該層之厚度係設定為，在週邊部分比在中心部分大；及孔隙率高之該層之孔隙率係設定為，在週邊部分比在中心部分高。

13.如申請專利範圍第12項之分開方法，其中孔隙率低之該層之厚度係藉改變平面內之陽極電鍍之電流密度而設定為，在底部基底之週邊部分比在中心部分高。

14.如申請專利範圍第13項之分開方法，其中流過接受陽極電鍍之第1底部基底附近處之陽極電鍍液體之離子電流的剖面面積係設定大於該第1底部之面積，使得流入週邊部分之陽極電鍍電流之表面密度製成比流入中心部分之陽極電鍍電流之表面密度高；孔隙率低之該層之厚度係製成，在週邊部分比在中心部分大；及稍後形成之孔隙率高之該層之孔隙率係製成，在週邊部分比在中心部分高。

15.如申請專利範圍第13項之分開方法，其中用以控制流入於一第1底部基底之表面中之離子電流分布之電流導引器係配置於接受該陽極電鍍之該第1底部基底之附近處，使得孔隙率低之該層之厚度變化於平面內。

16.如申請專利範圍第1項之分開方法，其中該分開區域係一藉離子布植準所形成之層，其中可獲得諸微空穴。

17.如申請專利範圍第1項之分開方法，其中該週邊部分之離子布植數量係設定為比該中心部分之離子布植數量大。

18.如申請專利範圍第1項之分開方法，其中流體係噴出以產生裂開於該分開區域中。

19.如申請專利範圍第18項之分開方法，其中自噴嘴噴出高壓水流之流之水噴射法係使用為噴出該流體之方法。

20.如申請專利範圍第18項之分開方法，其中該複合構件之側面包含一凹處，用以接納該流體及產生一力於其中推擠／擴大該分開區域之方向中。

21.如申請專利範圍第1項之分開方法，其中該第1底部基底係藉製成單晶矽基底部分地多孔而形成多孔單晶矽層及藉磊晶地發展非多孔單晶矽層於該非多孔單晶矽層之上而予以形成。

22.如申請專利範圍第21項之分開方法，其中該第1底部基底與一第2底部基底係透過一絕緣層予以接合，且該絕緣層係藉氧化該第1底部之非多孔單晶矽層之表面予以形成。

23.如申請專利範圍第1項之分開方法，其中包含離子布植於一含有單晶半導體之第1底部基底之預定深度中以獲得其中可取得微空穴層之離子布植層當作該分開區域；接合該第1底部基底與一第2底部基底以取得其中該第1底部基底之離子布植面係向內定位之複合構件；以及噴出一流體至該複合構件之側面以分開該複合構件。

24.如申請專利範圍第1項之分開方法，其中該複合構件之側面包含一凹處，用以接納一流體及產生一力於其中推擠／擴大一離子布植層之方向中。

25.如申請專利範圍第23項之分開方法，其中該離子布植層具有比該接合界面低的機械強度。

26.如申請專利範圍第1項之分開方法，其中該週邊部分之孔隙率與該孔隙率之最小值間的差異為5%或更多。

27.如申請專利範圍第1項之分開方法，其中該週邊部分之孔隙率與該孔隙率之最小值間的差異為10%或更多。

28.如申請專利範圍第1項之分開方法，其中該週邊部分之孔隙率係選取自20%或更多與80%或更少之間的範圍。

29.如申請專利範圍第1項之分開方法，其中該週邊部分之孔隙率係選取自35%或更多與80%或更少之間的範圍。

30.如申請專利範圍第1項之分開方法，其中該中心部分之孔隙率係選取自5%或更多與少於35%間之範圍。

31.如申請專利範圍第1項之分開方法，其中該中心部分之孔隙率係選取自5%或更多與少於20%間之範圍。

32.如申請專利範圍第1項之分開方法，其中該分開區域含有一部分，該部分具有比該週邊部分大的高機械強度。

33.如申請專利範圍第1項之分開方法，其中該分開區域含有一部分，該部分具有高機械強度於一偏離自該複合構件之中心的位置中。

34.一種半導體基底之準備方法，該準備方法利用如申請專利範圍第1項之分開方法。

35.一種半導體基底之準備方法，包含：在一相異於接合面之位置中所形成之分開區域處分開一藉接合一第1底部基底與一第2底部基底於彼此所形成之複合構件為複數構件，該分開區域之機械強度沿著該接合面係非均勻的，且該分開區域之週邊部分之機械強度係局部性地低。

36.如申請專利範圍第35項之半導體基底之準備方法，其中該分開區域之機械強度係低於該接合面之機械強度。

37.如申請專利範圍第35項之半導體基底之準備方法，其中該分開區域係由陽極電鍍所形成之多孔層。

38.如申請專利範圍第35項之半導體基底之準備方法，其中該複合構件實質地具有碟片形狀，以及該分開區域之機械強度在該複合構件之中心部分高，在週邊部分低則沿著周圍的方向則實質地均勻。

39.如申請專利範圍第35項之半導體基底之準備方法，其中該分開區域之機械強度係藉形成層之儲部分彼此在孔隙率之中相異而製成非均勻。

40.如申請專利範圍第35項之半導體基底之準備方法，其中該分開區域之孔隙率係設定為，在週邊部分比在中心部分高。

41.如申請專利範圍第35項之半導體基底之準備方法，其中該機械強度係藉在該分開區域中形成厚度彼此相異之諸部分而製成非均勻。

42.如申請專利範圍第39項之半導體基底之準備方法，其中該多孔層係形成為，在週邊部分比在中心部分厚。

43.如申請專利範圍第35項之半導體基底之準備方法，其中該分開區域包含在機械強度中相異之複數層。

44.如申請專利範圍第35項之半導體基底之準備方法，其中該分開區域包含一孔隙率高之層及一孔隙率低之層。

45.如申請專利範圍第44項之半導體基底之準備方法，其中孔隙率高之該層之孔隙率為，在週邊部分比在中心部分高。

46.如申請專利範圍第44項之半導體基底之準備方法，其中孔隙率低之該層之厚度係設定為，在週邊部分比在中心部分大；及孔隙率高之該層之孔隙率係設定為，在週邊部分比在中心部分高。

47.如申請專利範圍第46項之半導體基底之準備方法，其中孔隙率低之該層之厚度係藉改變平面內之陽極電鍍之電流密度而設定為，在底部基底之週邊部分比在中心部分高。

48.如申請專利範圍第47項之半導體基底之準備方法，其中流過接受陽極電鍍之第1底部基底陽極電鍍液體之離子電流的剖面面積係設定大於該第1底部之面積，使得流入週邊部分之陽極電鍍電流之表面密度製成比流入中心部分之陽極電鍍電流之表面密度高：孔隙率低之該層之厚度係製成，在週邊部分比在中心部分大；及稍後形成之孔隙率高之該層之孔隙率係製成，在週邊部分比在中心部分高。

49.如申請專利範圍第47項之半導體基底之準備方法，其中用以控制流入於一第1底部基底之表面中之離子電流分布之電流導孔器係配置於接受該陽極電鍍之該第1底部基底之附近處，使得孔隙率低之該層之厚度變化於平面內。

50.如申請專利範圍第35項之半導體基底之準備方法，其中該分開區域係一藉離子布植流所形成之層，基中可獲得諸微空穴。

51.如申請專利範圍第35項之半導體基底之準備方法，其中該週邊部分之離子布植數量係設定為比該中心部分之離子布植數量大。

52.如申請專利範圍第35項之半導體基底之準備方法，其中流體係噴出至該分開區域之附近處以產生裂開於該分開區域中。

53.如申請專利範圍第52項之半導體基底之準備方法，其中自噴嘴噴出高壓水流之水噴射法係使用為噴出該流體之方法。

54.如申請專利範圍第52項之半導體基底之準備方法，其中該複合構件之側面包含

一凹處，用以接納該流體及產生一力於基中推擠／擴大該分開區域之方向中。

55.如申請專利範圍第35項之半導體基底之準備方法，其中該第1底部基底係藉製成單晶矽基底部分地多孔而形成多孔單晶矽層及藉磊晶地發展非孔單晶矽層於該非多孔單晶矽層之上面予以形成。

56.如申請專利範圍第55項之半導體基底之準備方法，其中該第1底部基底與該第2底部基底係透過一絕緣層予以接合，且該絕緣層係藉氧化該第1底部之非多孔單晶孔層之表面予以形成。

57.如申請專利範圍第35項之半導體基底之準備方法，其中包含離子布植於一含有單晶半導體之第1底部基底之預定深度中以獲得其中可取得微空穴層之離子布植層當作該分開區域；接合該第1底部基底與一第2底部基底以取得其中該第1底部基底之離子布植面係向內定位之複合構件；以及噴出一流體至該複合構件之側面以分開該複合構件。

58.如申請專利範圍第35項之半導體基底之準備方法，其中該複合構件之側面包含一凹處，用以接納一流體及產生一力於其中推擠／擴大一離子布植層之方向中。

59.如申請專利範圍第57項之半導體基底之準備方法，其中該離子布植層具有比該接合界面低的機械強度。

60.如申請專利範圍第35項之半導體基底之準備方法，其中該週邊部分之孔隙率與該孔隙率之最小值間的差異為5%或更多。

61.如申請專利範圍第35項之半導體基底之準備方法，其中該週邊部分之孔隙率與該孔隙率之最小值間的差異為10%或更多。

62.如申請專利範圍第35項之半導體基底之準備方法，其中該週邊部分之孔隙率係選取自20%或更多與80%或更少之間的範圍。

63.如申請專利範圍第35項之半導體基底之準備方法，其中該週邊部分之孔隙率係選取自35%或更多與80%或更少之間的範圍。

64.如申請專利範圍第35項之半導體基底之準備方法，其中該中心部分之孔隙率係選取自5%或更多與少於35%間之範圍。

65.如申請專利範圍第35項之半導體基底之準備方法，其中該中心部分之孔隙率係選取自5%或更多與少於20%間之範圍。

66.如申請專利範圍第35項之半導體基底之準備方法，其中該分開區域含有一部分，該部分具有比該週邊部分大的高機械強度。

67.如申請專利範圍第35項之半導體基底之準備方法，其中該分開區域含有一部分，該部分具有高機械強度於一偏離自該複合構件之中心的位置中。

68.一種複合構件，包含：一分開區域於內部，該分開區域之機械強度沿著該複合構件之表面係非均勻，該分開區域之週邊部分之機械強度係局部性地低。

圖式簡單說明：

第一圖A，第一圖B及第一圖C係根據本發明之複合構件之示意剖面視圖；

第二圖A及第二圖B係根據本發明之複合構件之頂視圖；

第三圖A及第三圖B顯示根據本發明之複合構件之機械強度之平面內分布；

第四圖係顯示其中施加使用於本發明中之陽極電鍍之狀態的視圖；

第五圖係根據本發明之半導體基底之孔隙率之特性圖；

第六圖A，第六圖B及第六圖C係顯示根據本發明之複合構件之分開方法的視圖；

第七圖係一水噴射裝置之示意視圖；

第八圖係本發明之複合構件之部面視圖；

第九圖係顯示多孔厚度與陽極電鍍電流之特性圖；

第十圖係相對於第1層之厚度的第2層之孔隙率之特性圖；

第十一圖係根據本發明之實施例之複合構件的剖面視圖；以及

第十二圖A，第十二圖B及第十二圖C係顯示一習知之半導體基底的準備方法的視圖。

專利相關圖形檔：[\[附圖 1\]](#) [\[附圖 2\]](#) [\[附圖 3\]](#) [\[附圖 4\]](#) [\[附圖 5\]](#) [\[附圖 6\]](#) [\[附圖 7\]](#) [\[附圖 8\]](#) 訊息

## 四、中文發明摘要(發明之名稱):

複合構件，其分開方法，及予以利用之半導體基底之準備方法

為了分開第1及第2底部基底而不會使它們破裂，及再使用一受損之底部基底作為半導體基底來增強產量，揭示有一種半導體基底之準備方法，該方法包含：在一相異於接合面之位置中所形成之分開區域處分開一藉經由絕緣層接合第1與第2底部基底於彼此所形成之複合構件為複數構件而轉移一底部基底之一部分至另一基底之上，該分開區域之機械強度沿著該複合構件之接合面係非均勻的。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

綱

英文發明摘要(發明之名稱): Composite Member, its Separation Method, and Preparation Method of Semiconductor Substrate by Utilization thereof

In order to separate first and second base substrate without cracking them, and use a damaged base substrate again as a semiconductor substrate to enhance a yield, there is disclosed a preparation method of a semiconductor substrate comprising the steps of separating a composite member formed by bonding the first and second base substrates to each other via an insulating layer into a plurality of members at a separation area formed in a position different from a bonded face to transfer a part of one base substrate onto the other base. A mechanical strength of the separation area is non-uniform along the bonded face in the composite member.

## 五、發明說明(1)

### 發明背景

### 發明領域

本發明有關一種複合構件，其分開方法及半導體基底之準備方法，尤其有關一種具有易碎結構與低機械強度於內部之複合構件，其分開方法及半導體基底之準備方法。特別地，本發明適用於一種基底(SOI基底)之準備方法，該基底具有當作一種半導體基底型式之SOI(半導體於絕緣體之上)結構。

(請先閱讀背面之注意事項再填寫本頁)

### 相關背景技藝

利用SOI基底之裝置具有種種無法藉一般之矽(Si)基底所獲得之優點，例如該等優點如下述：

- (1) 電介質易於分離，且該裝置適用於高度積體；
- (2) 該裝置係優於抵抗光線；
- (3) 浮動電容小而實現元件之高速度操作；
- (4) 無需阱之製程；
- (5) 可防止閂鎖；以及
- (6) 可藉薄膜化來形成完全空乏型場效電晶體。

因為該SOI結構具有如上述之種種優點，故有關其形成方法之研究已進行數十年。已知為習知之SOI技術係一種SOS(矽於藍寶石上)技術，該SOS技術係用於以CVD(化學氣相沈積法)法藉非晶生長術來形成矽於單晶藍寶石基底之上。該SOS技術已評估為最成熟之SOI技術，但因為大量晶體缺陷會由矽層與底部藍寶

## 五、發明說明 (2)

石基底之界面中晶格不匹配所造成，建構藍寶石基底於矽層內之鋁的混合物，基底價格，區域擴大之遲緩，及其他原因而未付諸實際利用。

緊隨著該 SOS 技術，出現一種 SIMOX ( 藉離子布植氧氣之分離 ) 技術。關於該 SIMOX 技術，已發展出多種針對晶體缺陷之減少及製造成本之降低的方法，例如該等方法含有：注射氧離子於基底以形成一埋入之氧化物層之方法；經由氧化物膜接合兩晶圓，拋光或蝕刻該等晶圓之一，及留下薄的單晶矽層於該氧化物膜之上的方法；布植氫離子於一具有氧化物膜形成於其上之矽基底之表面一預定深度內，與另一基底接合，藉熱處理法或另外處理法而留下薄的單晶矽層於該氧化物膜之上，及剝離所接合之基底（其他基底）之方法；以及類似方法。

一種新的 SOI 技術揭示於日本專利號碼第 2,608,351 號或美國專利號碼第 5,371,037 號中。在該技術中，一藉形成一非多孔狀單晶層於具有多孔層形成其上之單晶半導體基底上所取得之第 1 基底接合於一第 2 基底之上而該等基底係接合，接著去除不需要之部分，使得該非多孔狀單晶層轉移至該第 2 基底。該技術係優越於其中該 SOI 層具有一優異之膜厚度均勻性，可降低該 SOI 層之晶體缺陷之密度；該 SOI 層具有良好之表面平坦性；無需昂貴及特殊規格之製造裝置；以及可以以相同之製造裝置來製造具有 SOI 膜於大約數十奈米 (nm) 至 1.0 微米 ( $\mu m$ ) 範

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (3)

圍內之 S O I 基底。

此外，本案申請人已在日本專利申請公開案號第 7-302889 號中揭示一種技術，其中在接合第 1 與第 2 基底之後，從該第 2 基底分離第 1 基底而不要破壞，接著使所分離之第 1 基底之表面平滑，且再形成一多孔層於其上，使得該第 1 基底可再使用。所提出之該方法之實例將參照第 12A 至 12C 圖予以描述，在第 1 砂基底

1001 之表面層完成多孔狀以形成一多孔層 1002 之後，一單晶矽層 1003 形成於該層 1002 之上，而該單晶矽層與分離自第 1 砂底部基底之第 2 砂基底 1004 則經由絕緣層 1005 而相互接合（第 12A 圖）。之後，分開經由多孔層所接合之晶圓及選擇性地去除暴露於第 2 砂底部基底之表面之該多孔矽層以形成 S O I 基底（第 12C 圖）。該第 1 砂基底 1001 可藉去除其餘之多孔層於該處而再使用。

在日本專利申請公開案號第 7-302889 號所揭示之發明中，該基底係利用多孔矽層比非多孔矽易碎之性質而予以分開，因為使用於半導體基底之準備一次之基底可再使用於半導體基底之準備，可有效地降低半導體基底之成本。而且，在該技術中，因為可以不浪費地利用該第 1 基底，故可大大地降低製造成本。此外，製程也會有利地簡化。

用以分開第 1 及第 2 底部基底（底板）之方法的實例包含：加壓、拉出、剪斷、楔形物插入、熱處理、氧化，

(請先閱讀背面之注意事項再填寫本頁)

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

總

## 五、發明說明(4)

振動施加，配線切斷，及類似物。此外，本發明人已提出一種分開方法於日本專利申請案第9-75498號或1998年3月25日所申請之美國專利申請案第047,327號中，其中係噴灑流體於一分開區域，氣體及／或液體係利用為該流體，且特別地利用主要由水所組成之液體的水噴出物會是較佳的。在該方法中，於分開之時，水不僅切斷接合面而且均勻地進入該第1與第2底部間之縫隙，使得一相當均勻的分開壓力可施加於整個分開面。而且，在該方法中，相異於其中未使用氣體之情況，諸顆粒可予以洗淨而不會散開。該方法係藉楔形物插入而在該兩關係上優於未使用氣體之分開方法。尤其，當設定分開區域之機械強度低於接合處之機械強度時，只有易碎之部分會藉噴灑流體於該分開區域而裂開，破壞或去除，而另外強硬之部分可有利地予以保留而不會破壞。

然而，當使用水噴射或另一流體來分開接合之複合構件而藉噴灑該流體於複合構件之側面，尤其是該分開區域之側面周圍時，則會有因為該分開區域具有額外之強度使流體之流動不易破壞或切斷該分開區域之情況。在此例中，可藉提升流體壓力來分開複合構件，但倘若過於提升該壓力，則破裂會從該接合之底部之側面向內進行，其中所分開之底部基底之一或二者會由射入該分開區域之流體的壓力所弄裂，因此，在該分開之製程中，產量會低。為避免此情況，提供有一種進一步減低該分開區域之機械強度以形成一更為易脆結構之方法，然而，若該結構過分地易

## 五、發明說明 (5)

脆，則會造成該分開區域破裂及無法接合或該分開區域在除了準備複合構件之製程外之加熱，清洗或處理該底部基底之期間破裂而產生污染物之顆粒的問題。

而且，當以另一未使用流體之方法來執行分開時，基本上會造成類似問題，因此降低了該分開製程中之產量。

(請先閱讀背面之注意事項再填寫本頁)

### 發明概述

本發明之目的在於提供一種複合構件及其分開方法，其中該複合構件可相當容易地分開而不會毀損所分開之諸底部。

本發明之另一目的在於提供一種複合構件及其分開方法，其中可相當地提升主要分開區域之機械強度，會防止該分開區域所不欲之破壞，且會抑制顆粒之產生。

根據本發明之一觀點，提供有一種利用複合構件之分開方法的半導體基底之準備方法，包含在一分開區域處分開該複合構件為複數構件之步驟，其中沿著一接合面，該分開區域之機械強度係非均勻的。

特別地，在該分開區域中，較佳地，該複合構件之週邊部分在機械強度上係低於中心部分。此外，較佳地，該分開區域在機械強度上係低於接合之界面。

根據本發明之另一觀點，提供有一種利用上述分開方法之半導體基底的準備方法。

根據本發明之又一觀點，提供有一種半導體基底的準備方法，該方法包含分開一藉接合一第1底部基底與一第

## 五、發明說明(6)

2 底部基底於彼此所形成之複合構件為複合構件於一相異於接合面之位置中所形成之分開區域處，該分開區域之機械強度沿著該接合面係非均勻的，且該分開區域之週邊部分之機械強度係局部地低。

根據本發明之再一觀點，提供有一種複合構件，該複合構件包含一分開區域於內部，該分開區域沿著該複合構件之表面係非均勻的，該分開區域之週邊部分之機械強度係局部地低。

用於該分開區域，可利用藉電鍍法所形成之多孔層，藉布植離子所形成之其中可獲得微空穴之層，或類以物。當使用矽晶圓或另一半導體基底，或石英晶圓作為第1或第2底部時，雖然其具有一定向之扁平部分或一缺口，但其實質地具有碟片之形狀。因此，藉接合該第1及第2底部基底於彼此所獲得之複合構件同時具有一實質碟片之形狀。在此例中，當該分開區域之機械強度在此一方式中係非均勻，即該強度在複合構件之中心部分中為高而在其週邊部分中為低，而在周圍之方向中為實質地均勻時，則可有效地分開該複合構件。當該複合構件為方形平板構件時，則其角落，側邊或整個週邊之強度係低的。

該機械強度可藉形成彼此之孔隙率相異之部分於該分開區域中而完成非均勻性。當孔隙率增加時，機械強度會減低，因此，可藉改變該孔隙率來改變機械強度。尤其，可藉設定週邊部分中之孔隙率比中心部分中之孔隙率高而減低該週邊部分之機械強度。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

印

## 五、發明說明 (7)

同時，可藉改變該分開區域之厚度來完成非均勻性。當該分開區域之厚度增加時，機械強度會減低，因此，亦可藉改變厚度來改變機械強度。尤其，可藉設定底部之週邊部分中之該分開區域之多孔層的厚度比該底部之中心部分中之該分開區域之多孔層的厚度大而減低該週邊部分之機械強度。

為了獲得一適合之複合構件，其不會在分開該複合構件之製程之前的製程中分開而會確實地在分開之製程中分開，較佳地係藉複數之相異於機械強度中之層來形成該分開區域。尤其，在含有複數層之分開區域中，較佳地，孔隙率高之層的厚度係小於毗鄰於一非多孔狀單晶半導體層而孔隙率低之層的厚度。各該等複數層之結構無需陡峭地改變於界面中，即使各層之強度或結構係連續地改變於該等毗鄰層之界面中之時，相較於當該強度係均勻於整個分開區域之上時，亦可易於促成分開。

在含有相異於機械強度中之複數層之分開區域中，較佳地，孔隙率高之層具有週邊部分中之孔隙率比底部中心部分之附近處之孔隙率高的孔隙率，因此，該機械強度亦會藉改變厚度而改變。尤其，可藉設定該週邊部分中之該分開區域之多孔層的厚度比該底部之中心部分中之該分開區域之多孔層的厚度大而減低該週邊部分之機械強度。

為了獲得一適合之複合構件，其不會在分開該複合構件之製程之前的製程中分開而會確實地在分開之製程中分開，較佳地係藉複數之相異於機械強度中之層來形成該分

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

印

## 五、發明說明 (8)

開區域。尤其，在含有複數層之分開區域中，較佳地，孔隙率高之層的厚度係小於毗鄰於一非多孔狀單晶半導體層而孔隙率低之層的厚度。各該等複數層之結構無需陡峭地改變於界面中，即使各層之強度或結構係連續地改變於該等毗鄰層之界面中之時，相較於當該強度係均勻於整個分開區域之上時，亦可易於促成分開。

在含有相異於機械強度中之複數層之分開區域中，較佳地，孔隙率高之層具有週邊部分中之孔隙率比底部中心部分之附近處之孔隙率高的孔隙率。

在含有相異於機械強度中之複數層之分開區域中，具有高孔隙率之一第2層之孔隙率可藉製成具有小的孔隙率之第1層之厚度在週邊部分中高於底部之中心部分中而製成在週邊部分中高於該底部基底之中心部分中之孔隙率。

本發明人已處理諸實驗，其中一陽極電鍍裝置係多樣地修飾以形成良好品質之多孔層。結果，發現一種矽晶圓，該矽晶圓具有一平面內孔隙率之分布於複數之接受利用某種模式之陽極電鍍裝置之多孔處理的矽晶圓之中。而且，在其中諸試品係藉形成非多孔層於多孔層之上所準備且該等非多孔層剝離之諸實驗之結果中，已發現到在若干試品中孔隙率相當低之多孔層甚至可比孔隙率相當高之多孔層易於剝離。從上述兩個發現可理解，如稍後將描述之實施例中，當孔隙率相當高之層破裂或破壞於具有平面內分布之孔隙率之等該多孔層之中時，孔隙率相當低之層亦易於破裂，其並未極大地由孔隙率之絕對值所影響。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

稿

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

繪

## 五、發明說明 (9)

特別地，已發現當具有一其中分開可易於啓始之構件之週邊部分中孔隙率相當高之層時，可易於促成分開且不管該孔隙率之絕對值，而本發明已研發出。

### 圖式簡單說明

第 1 A，1 B 及 1 C 係根據本發明之複合構件之示意剖面視圖；

第 2 A 及 2 B 圖係根據本發明之複合構件之頂視圖；

第 3 A 及 3 B 圖顯示根據本發明之複合構件之機械強度之平面內分布；

第 4 圖係顯示其中施加使用於本發明中之陽極電鍍之狀態的視圖；

第 5 圖係根據本發明之半導體基底之孔隙率之特性圖；

第 6 A，6 B 及 6 C 圖係顯示根據本發明之複合構件之分開方法的視圖；

第 7 圖係一水噴射裝置之示意視圖；

第 8 圖係本發明之複合構件之剖面視圖；

第 9 圖係顯示多孔厚度與陽極電鍍電流之特性圖；

第 10 圖係相對於第 1 層之厚度的第 2 層之孔隙率之特性圖；

第 11 圖係根據本發明之實施例之複合構件的剖面視圖；以及

第 12 A，12 B 及 12 C 圖係顯示一習知之半導體

## 五、發明說明 (11)

402：水噴嘴

403, 404：支撐物

406：開閉器

407：工具

408：軸承

409：支撐之底部基底

410：速度控制馬達

411：軸承

412：壓縮彈簧

413：定位銷

414：水噴射泵

1001：第1砂層

1002：多孔層

1003：單晶砂層

1004：第2砂層

1005：絕緣層

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

細

較佳實施例詳細說明

第1A至1C圖係根據本發明一實施例之複合構件的剖面視圖。

該複合構件係藉相互接合一第1底部基底1與一第2底部基底2而形成，且一分開區域3形成於內部。此處，該第1底部基底1係以此一方式來接合，即，形成在該分開區域3之上的層4係緊靠於該第2底部基底2之表面上。

## 五、發明說明 (12)

而形成一接合界面。該分開區域具有一機械強度相當高之部分 3 1 及一脆弱部分 3 2，而該機械性地脆弱部分 3 2 係定位於該複合構件之週邊部分（該分開區域之週邊部分）。在分開該複合構件之情況中，因為在機械強度上相當低之部分 3 2 係定位在該複合構件之週邊部分中，故該部分 3 2 會先破裂或崩塌，藉此，易於促成該複合構件之分開。

更特別地，第 1 A 圖顯示孔隙率高之多孔材料之部分 3 2 係形成在厚度均勻之分開區域 3 之週邊部分中，而孔隙率低之多孔材料之部分 3 1 則形成在中心部分之中，使得機械強度上局部低之部分 3 2 配置於週邊部分之中。第 2 A 圖顯示從頂部所圖示之複合構件中之機械性地強硬及脆弱部分 3 1，3 2。數字 7 表示一配置如所需之定向之扁平部分。此外，如第 2 B 圖中所示，機械性地脆弱部分 3 2 可部分地形成在該複合構件之外部週邊之中而取代了形成在整個外部週邊之中，該機械性地強硬部分係大於脆弱部分。第 1 B 圖顯示藉製成孔隙率均勻之多孔材料之分開區域 3 的非均勻厚度而在週邊部分中所形成之機械性地脆弱部分 3 2。同時在此例中，如第 2 B 圖中所示，該部分 3 2 可部分地形成在該分開區域 3 之平面中之外部週邊之中。第 1 C 圖顯示藉布植離子來形成一具有大的離子布植量於該週邊部分中之部分所形成之機械性地脆弱部分 3 2。同時在此例中，如第 2 B 圖中所示，該機械性地脆弱部分 3 2 可藉局部性地增加離子布植量而部分地形成於

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

地

## 五、發明說明 (13)

該外部週邊之中。當布植氫離子或稀有氣體離子及執行預定之熱處理時，會產生微空穴，因此，其中以高濃度來注射離子之部分可形成為孔隙率高之多孔部分。該機械性地脆弱部分 3 2 可藉設定該多孔材料之孔隙率及厚度比其他部分高而予以局部性地形成。而且，離子所布植之部分的機械強度可藉局部性地布植該等離子於多孔材料所形成之分開區域之內及藉使該多孔材料易脆而予以降低，也就是說，較佳地係適當地來組合第 1 A 至 1 C 圖中所示之該等結構之特徵。

較佳地，利用作為本發明之第 1 底部基底 1 者係矽晶圓或 Ge，SiGe，SiC，GaAs，GaAlAs，InP，GaN 或類似之物之似平板之半導體晶圓。

除了相同於該第 1 底部基底 1 之半導體晶圓之半導體晶圓之外，可利用石英玻璃，樹脂片或另外之絕緣底部，及不銹鋼或其他金屬底部基底來作為第 2 底部基底 2。

較佳地，非多孔層包含藉選取來自含有相同於使用於第 1 底部中之半導體材料之族之材料所形成之單一層或複數之層。當分開該複合構件來準備 SOI 基底時，單晶半導體層係較佳的。

較佳的，層 6 係由一絕緣材料，一導電材料，或另外之相異於層 4 之材料的材料所形成。

此外，較佳地，該第 1 及第 2 底部基底係經由一絕緣層或一黏著層予以接合。

第 3 A 及 3 B 圖係圖表，相對地顯示該複合構件之平

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (14)

面中機械強度之分布。

實線 1 0 顯示一模式，其中機械強度逐漸地增加自一外部週邊 L E 1 之左邊邊緣朝向該複合構件之中心 O，以及在位置 L E 2 與 R E 2 之間含有中心 O 之部分具有最低之機械強度。點實線 1 1 顯示一模式，其中機械強度具有一間斷性之轉變於一外部週邊（在外部週邊邊緣 L E 1 與位置 L E 2 之間，在外部週邊邊緣 R E 1 與位置 R E 2 之間）與一中心部分（從位置 L E 2 至 R E 2）。虛線 1 2 顯示一模式，其中機械強度連續地增加自外部週邊邊緣 L E 1，R E 1 朝向中心 O，且該機械強度只取最大值於中心 O 之處。

在本發明中，較佳地，從複合構件之外部週邊邊緣 5 毫米內之位置至該分開區域之外部週邊邊緣之機械強度係局部性地低於中心部分中之機械強度。參閱第 3 A 圖，較佳地，該分開區域係以此一方式形成為一薄層，即，該複合構件之外部週邊邊緣之 5 毫米內之位置係在 L E 1 與 L E 2 之間及／或在 R E 2 與 R E 1 之間。

此外，當大尺寸之複合構件分開自其外部週邊邊緣朝向中心時，會有一種情況，即該複合構件之中心部分無法如所要的予以分開。在此情況中，機械性地脆弱部分會局部性地形成在中心部分中。第 3 B 圖顯示此模式之實例，其中在週邊與中心之間的部分，亦即，甜甜圈狀之部分 M 在機械強度上會高。

當利用一多孔層為分開區域時，該機械性地脆弱之邊

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

稿

## 五、發明說明 (15)

緣部分之孔隙率係設定於 20% 或更多，較佳地係 35% 或更多，而該孔隙率之上限則可為 80% 或更少。

機械性地強硬之中心部分之孔隙率並未受限，只要低於週邊部分之孔隙率即可，但可以以孔隙率呈低於週邊部分之孔隙率之此一方式而較佳地選取自 5% 至 35% 之範圍，更佳地自 5% 至 20% 之範圍。當孔隙率中之差異係 5% 或更多，較佳地係 10% 或更多時，則可在該週邊部分與該中心部分之中取得足以使複合構件易於分開之機械強度之差異。

此外，在第 3 B 圖中，該部分 M 係機械性地強硬，因此，當該分開區域係由多孔材料所形成時，該部分 M 之孔隙率，亦即，具有機械強度最大值之部分可以以相同於第 3 A 圖之中心部分之孔隙率之方式設定低至 5% 至 25% 之範圍中，較佳地 5% 至 20% 之範圍中。

第 3 B 圖中之中心 O 之孔隙率需比該部分 M 之孔隙高，且可適當地選取自 20% 至 80% 之範圍以合乎此關係之要求。

此處，多孔材料之孔隙率 P (%) 指示該多孔材料之外觀體積中之孔體積之比例，該孔隙率係在下一方程式中利用在該第 1 底部基底上所形成之多孔材料之密度 m 及非多孔材料之密度 M 來表示：

$$P = \{ (M - m) \div M \} \times 100\% \quad (1)$$

此處，該多孔材料之密度 m 係藉含有諸孔之多孔材料之體積 V 來除含有該等孔之諸多孔材料之重量 G 而取得，

(請先閱讀背面之注意事項再填寫本頁)

## 五、發明說明 (16)

而表示如下：

$$m = G \div V \quad (2)$$

實際上，其中僅在表面之同一邊之深度  $d$  具有多孔層結構之該底部基底之多孔層之孔隙率  $P$  可利用形成多孔層於其上之前之該底部基底之重量  $A$ ，形成多孔層於其上之後之該底部基底之重量  $a$ ，及在完全自該處去除多孔層之後之該底部基底之重量  $B$  而獲得自下一方程式：

$$P = \{ (A - a) \div (A - B) \} \times 100\% \quad (3)$$

接著，將描述一種準備該複合構件之方法。

首先，準備一矽晶圓或類似物之第 1 底部基底 1，且形成該分開區域 3 在該第 1 底部基底 1 之表面上或在距該表面一預定之深度處。用以形成該分開區域之方法之諸實例含有：藉陽極電鍍或類似者來製成該第 1 底部基底 1 之表面多孔性之方法及／或布植相異於該底部基底之構成元素之氫離子，稀有氣體離子，或類似物而形成一具有最大離子布植濃度於距該第 1 底部基底 1 之表面一預定深度處之離子布植之方法。該機械性地脆弱部分係藉控制稍後將予以描述之陽極電鍍或離子布植之諸條件而形成在該週邊部分之中。

接著，若需要時，可形成非多孔層 4 於該分開區域 3 之上且接合該第 2 底部基底。在布植離子之情況中，該第 1 底部基底之表面層照原狀地構成該非多孔層。當製成該第 1 底部基底 1 之表面為多孔狀時，層 4 則藉濺射法或 CVD 法而形成於該處之上。之後，該非多孔層 4 係如所

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (17)

需地直接或經由該絕緣層 6 來接合於矽晶圓或類似物之該第 2 底部基底之上，藉此完成該複合構件。

在用以形成機械強度局部性低之多孔層的方法中，陽極電鍍之電流密度會改變於該平面中。當流入於半導體基底之週邊部分內之陽極電鍍電流之密度在該底部之週邊部分設定為高之時，該多孔層之底部基底之週邊部分中之厚度及／或孔隙率可製成比該底部之中心部分高。為完成該電流密度之分布，例如在陽極電鍍之期間，在接受形成之底部基底之附近處之陽極電鍍液體中之其中流過離子電流之剖面區域係設定大於接受該形成之底部基底之區域，因此，流入於該底部基底之週邊部分內之陽極電鍍電流之表面密度可設定高於流入該底部基底之中心內之陽極電鍍電流之表面密度。特別地，使用大於接受該形成之底部基底之陽極電鍍槽，使得具有寬於該底部基底之區域之剖面區域之離子電流可由該底部所接受。

第 4 圖係一示意圖，顯示一使用於陽極電鍍中之裝置。在第 4 圖中，數字 101 表示用於該陽極電鍍之直流 (D C) 電流供應器，102 表示陰極電極，103 表示陽極電極，以及 104，105 表示用以支撐所處理之底部基底 1 絶緣支撐物。該底部基底 1 係結合於該等支撐物 104，105 之凹處中。數字 106 表示一絕緣槽底。該等電極 102，103 之面積約係該第 1 底部基底 1 之 1.2 至 3.0 倍，較佳地係 1.3 至 2.0 倍。在該結構中，當經由該底部基底之外部週邊邊緣之流自外部之離

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

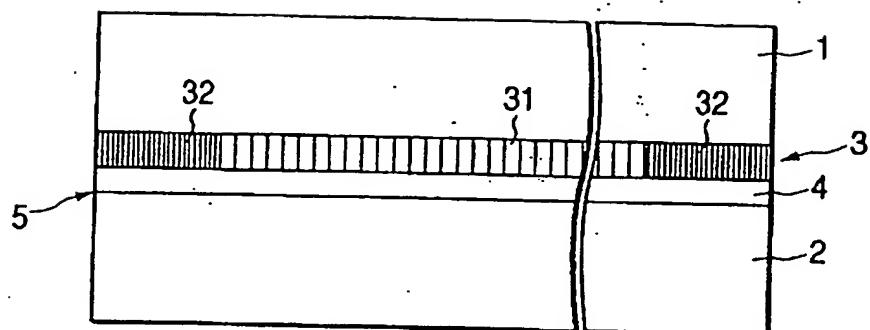
總

88102329

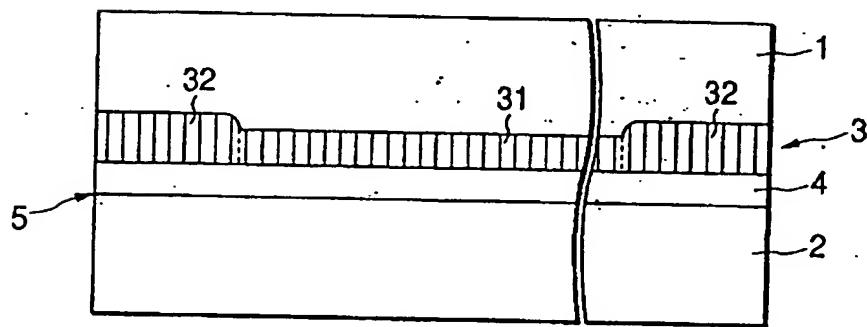
733309

437078

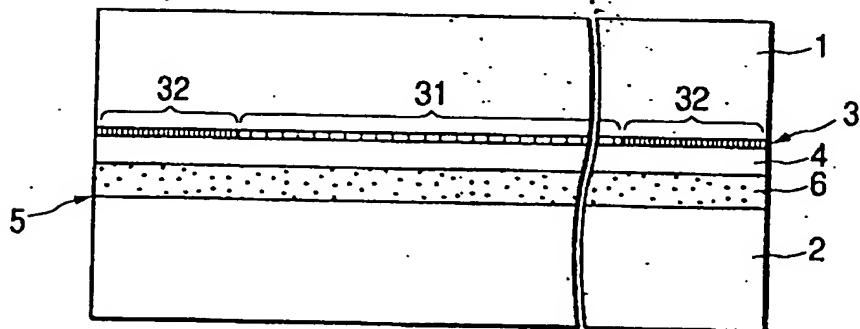
第 1A 圖



第 1B 圖

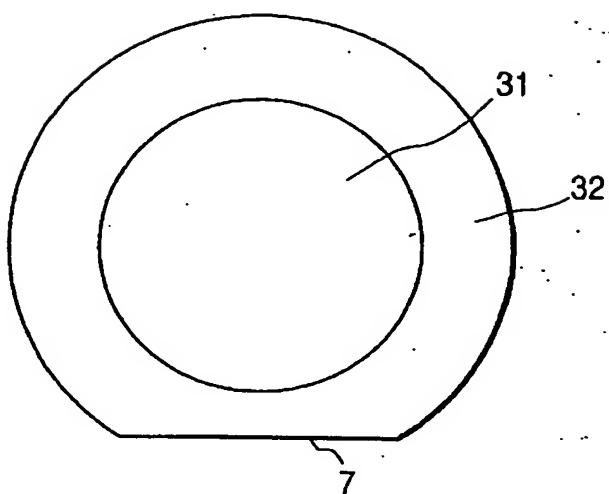


第 1C 圖

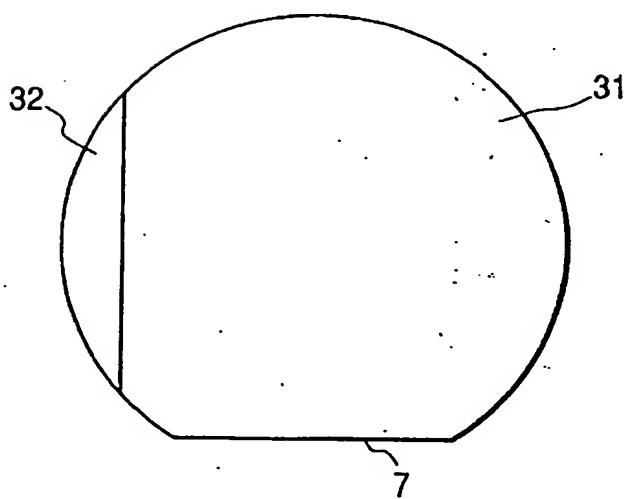


437078

第 2A 圖

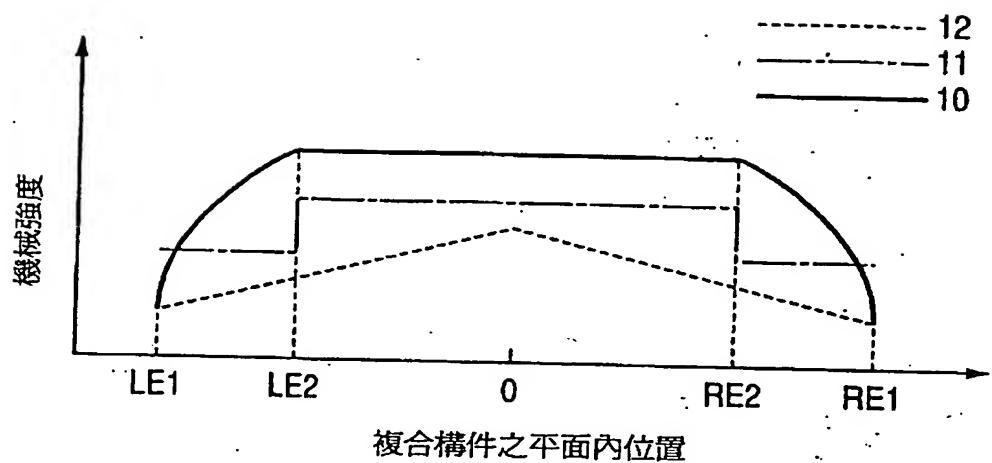


第 2B 圖

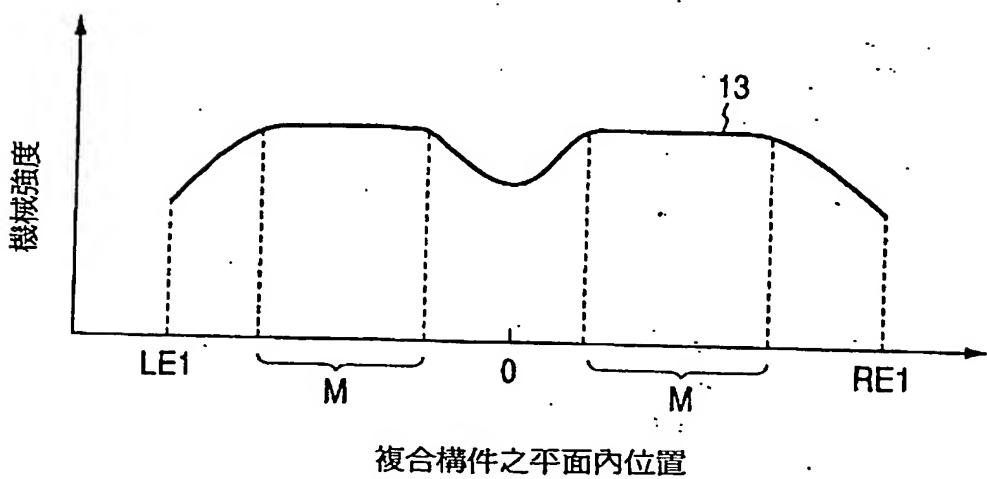


437078

第 3 A 圖

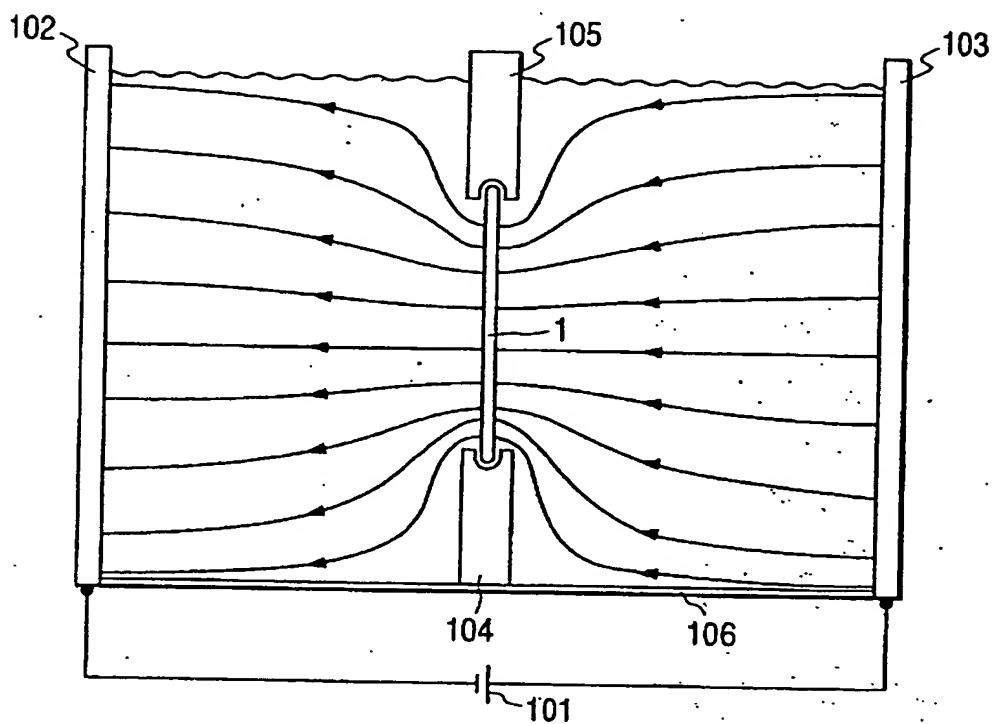


第 3 B 圖

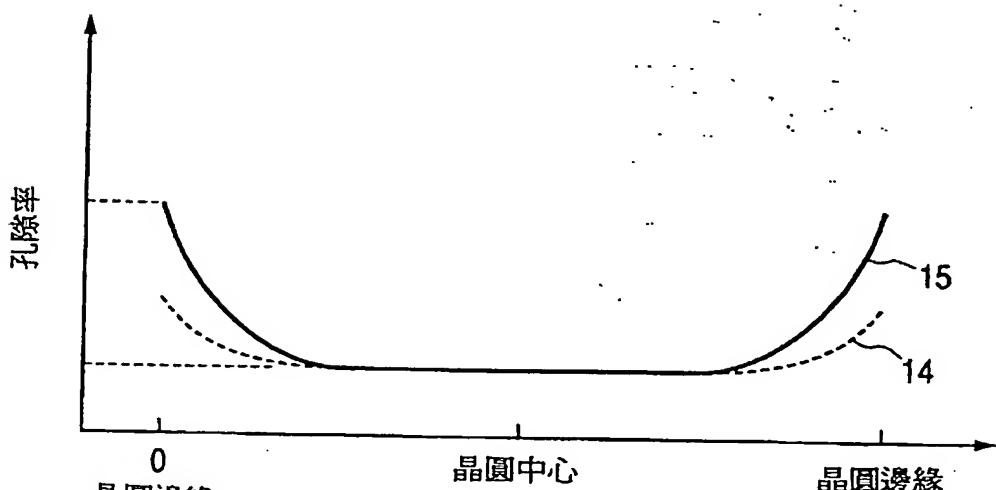


437078

第 4 圖



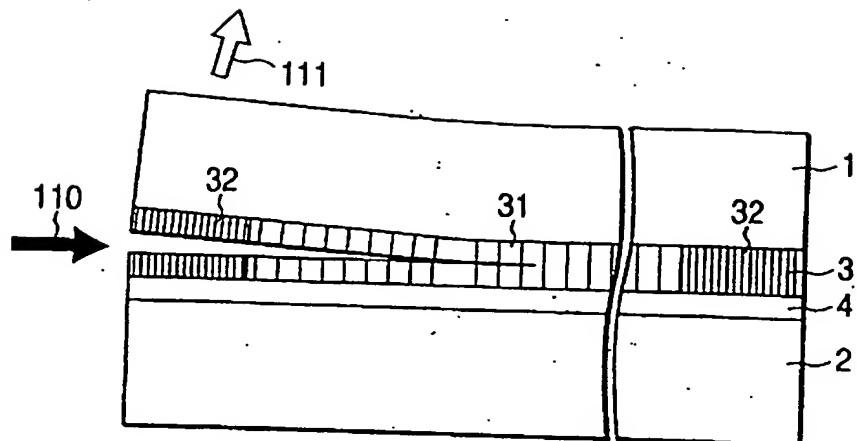
第 5 圖



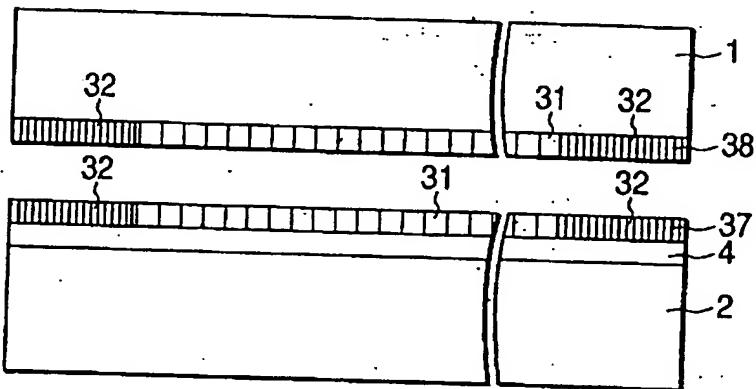
基底之平面內裝置

437078

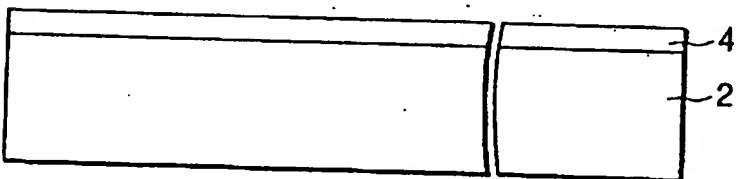
第 6A 圖



第 6B 圖

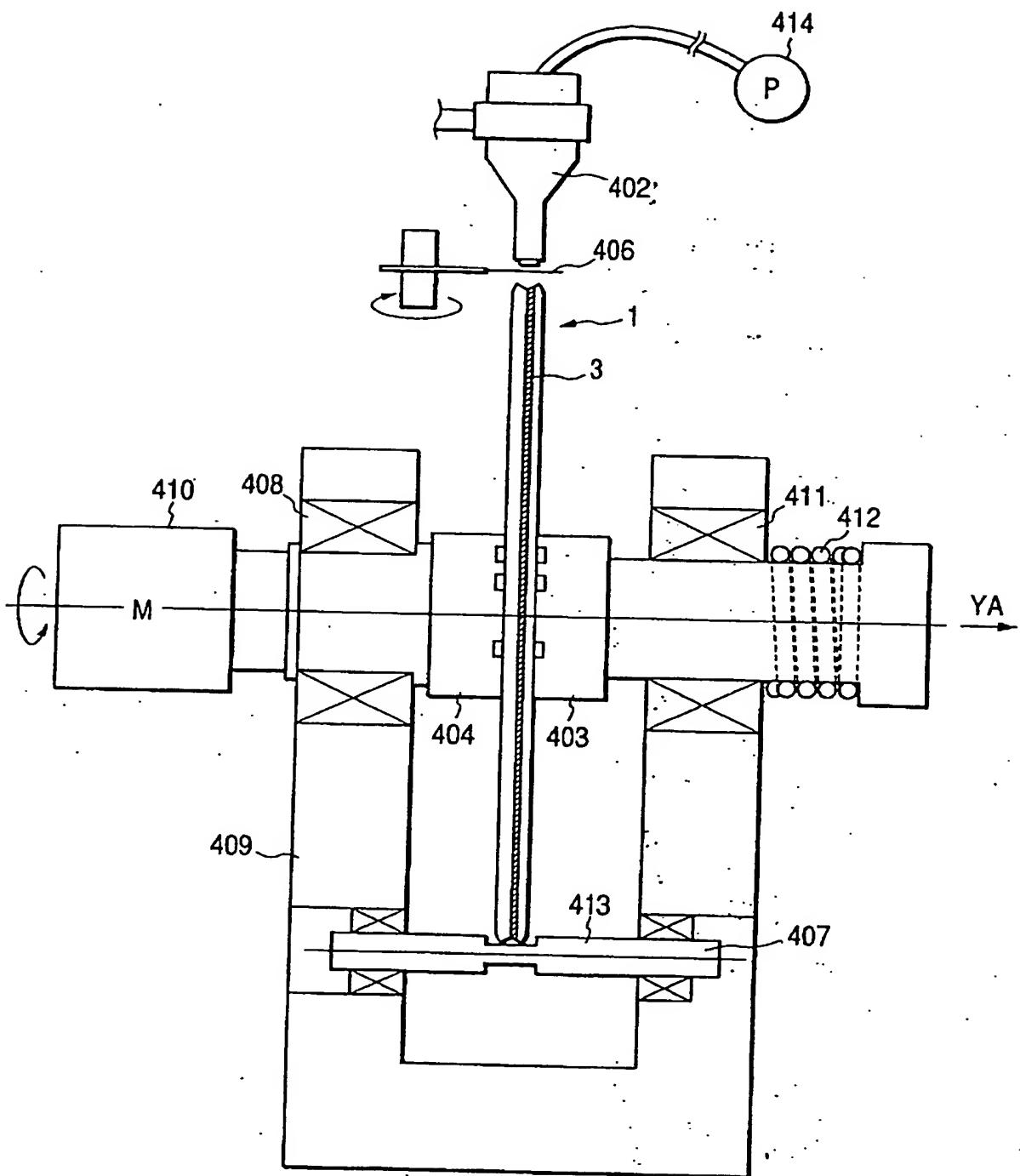


第 6C 圖



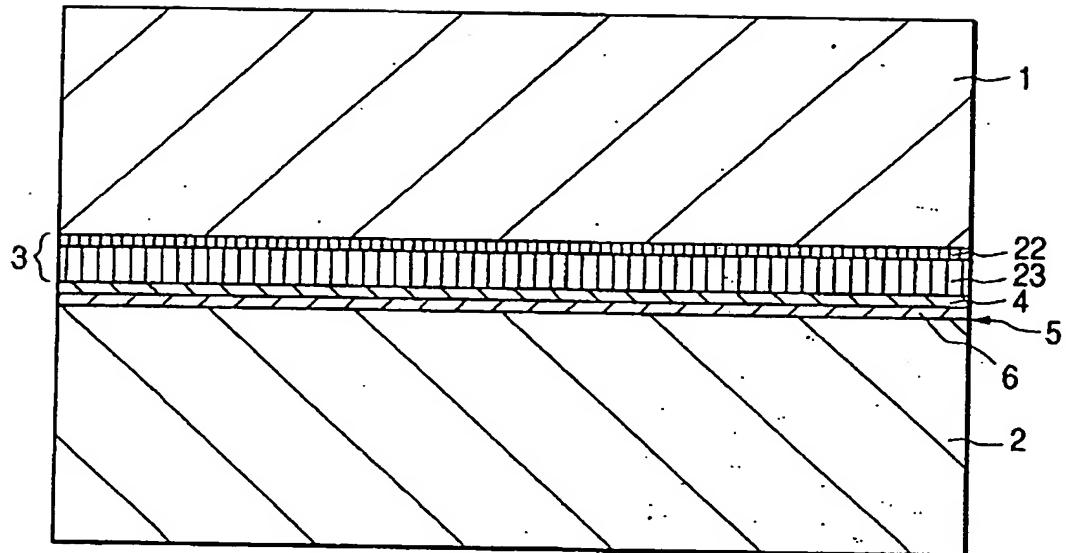
437078

第 7 圖



437078

第 8 圖



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

**BLACK BORDERS**

**IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

**FADED TEXT OR DRAWING**

**BLURRED OR ILLEGIBLE TEXT OR DRAWING**

**SKEWED/SLANTED IMAGES**

**COLOR OR BLACK AND WHITE PHOTOGRAPHS**

**GRAY SCALE DOCUMENTS**

**LINES OR MARKS ON ORIGINAL DOCUMENT**

**REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

**OTHER: \_\_\_\_\_**

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**